

2008 INTERNATIONAL CONFERENCE ON

SOLID STATE DEVICES AND MATERIALS

Sponsored by THE JAPAN SOCIETY OF APPLIED PHYSICS

Technical-Cosponsored by IEEE Electron Devices Society



コンファレンス — 2008年9月24日(水) - 26日(金)
 ショートコース — 2008年9月23日(火)
 40周年特別講演 —
 会場 — つくば国際会議場 (エポカルつくば)
 〒305-0032 茨城県つくば市竹園2-20-3



THE 40TH ANNIVERSARY

“Device and Material Innovations for Novel System Integration”

■コンファレンス

PLENARY SESSION 1

日時：2008年9月24日(水) 10:00-12:00
 会場：2F 大ホール

廣瀬 全孝氏

独立行政法人 産業技術総合研究所 ナノ電子デバイス研究センター 研究顧問
 “CMOS Paradigm Change through Material Integration on a Chip”

Mark Lundstrom 氏

Professor of Purdue University
 “One Dimensional Electronics: Physics or Technology?”

PLENARY SESSION 2

日時：2008年9月25日(木) 15:00-15:45
 会場：2F 大ホール

神 裕之氏

豊田工業大学 副学長
 “Bridging Between Science and Engineering”

■ショートコース (講演：日本語)

「先端半導体ブースター技術の進展と評価・解析技術」

日時：2008年9月23日(火) 11:00-17:20
 会場：3F 中ホール 300

講演プログラム

- 11:00-12:00 「Metal/High-k ゲートスタック技術は Poly-Si/SiO₂ 技術と何が違うか」
 - 新材料の導入にとまなう正しい評価・解析技術の重要性 - 鳥海明 (東京大学)
- (12:00-13:00 昼食)
- 13:00-14:00 「歪みエンジニアリング技術の進展と評価・解析技術」
 - 高空間分解能UV-ラマン分光によるSi最表面の歪み分布測定 - 小椋厚志 (明治大学)
- 14:00-15:00 「リソグラフィ技術の進展と計測技術」
 - 微細化技術の現状と将来展望 - 井上壮一 (東芝)
- (15:00-15:20 休憩)
- 15:20-16:20 「接合技術の進展と評価・解析技術」
 - イオン注入、アニール技術、及び、不純物計測の現状と展望 - 加勢正隆 (富士通)
- 16:20-17:20 「Low-k/Cu 配線技術の進展と評価・解析技術」
 - Low-k をモノにするための評価技術 - 松浦正純 (ルネサステクノロジ)

先端半導体ブースター技術の開発の中で新しい現象が見つかると共に、評価・解析技術も同時に洗練され進展しています。たとえば Metal/High-k 技術では、薄膜化によって実効酸化膜厚や移動度測定に注意が必要となったり、「実効仕事関数」のような新概念などが創出されたりしています。しかし一方、データの出し方や解釈が報告者により異なり、評価解析上共通のコンセンサスが十分にとれていないなどの問題も起こっています。3軸成分を持つ歪み技術は既に応用が進んでいますが、局所解析やモニタ方法はまだ確立しているとはいえない状況です。先端リソグラフィはハードとプロセスの融合した新しい手法の提案と共に、3D解析を含めたLER(Line Edge Roughness)などの計測と解析手法の開発などが進んでおり、接合技術もLER起因のプロファイルばらつき問題を引き起こし、新しい評価・計測手法の解析と対応策が求められています。さらに low-k/Cu 配線分野でも技術開発と共に、ポーラス材料の孔密度、強度、密着性などの新しい測定が求められています。今年のショートコースでは、先端半導体ブースター技術の進展と課題の報告と共に、評価・解析上の注意点 (tutorial、推奨、警鐘) や新測定手法などについて紹介し今後の技術を展望します。

オーガナイザー
 栄森 貴尚 (Selete) / 田中 徹 (東北大学)

参加費：一般 15,000円 学生 3,000円
 定員：150名 (但し、定員になり次第締め切りとさせていただきます)
 参加申込方法：SSDMのホームページ (<http://www.ssdm.jp>)「REGISTRATION」のページからお申し込みください。ホームページの参加申し込み受付は9月9日(火)まで可能です。それ以降はショートコース当日、会場にてお申し込みください。
 ※ショートコース講演は日本語で行われます。

	コンファレンス		ショートコース	バンケット
	8月17日(日) 24:00以前申込	8月18日(月) 0:00以降申込		
一般	¥50,000	¥55,000	¥15,000	¥7,000
学生	¥7,000		¥3,000	¥4,000
同行者				¥4,000

オンライン登録はこちらから → <http://www.ssdm.jp>

■SSDM40周年特別講演

Special Talk by Prof. Simon M. Sze

日時：2008年9月23日(火) 17:40-18:40
 会場：3F 中ホール 300
 参加費：無料

Simon Sze 氏

Professor of National Chiao Tung University
 “Nanoelectronic Technology: Challenges in the 21st Century”
 定員：150名 (但し、定員になり次第締め切りとさせていただきます)



■テクニカルセミナー (講演：英語)

“Solid State Device Research and Development Activities in Tsukuba Science City”

日時：2008年9月23日(火) 12:20-17:10
 会場：1F Room 102
 参加費：無料

Program

- 12:20-12:30 **Opening Remark: Tohru Mogami, Selete**
- 12:30-12:50 **Basic R&D in Univ. of Tsukuba: “3D Monte Carlo Simulations of Nano-scale Devices: Impact of Coulomb Interaction on Device Characteristics”**
 Nobuyuki Sano et al., Univ. of Tsukuba
- 12:50-13:10 **Basic R&D in Univ. of Tsukuba: “Characterization of Point Defects in Device Materials by means of Positron Annihilation”**
 Akira Uedono, Univ. of Tsukuba
- 13:10-13:30 **Space Electronics R&D in ISAS/JAXA: “Radiation Damage - Soft Error, Defect Generation”**
 Kazuyuki Hirose, JAXA
- 13:30-13:50 **Coffee Break**
- 13:50-14:10 **Nanoelectronics R&D in AIST: “Current Development Status of New Memory Devices in AIST”**
 Seigo Kanemaru, AIST
- 14:10-14:30 **Photonics R&D in AIST: “Photonic Technology: a Basis of Future Information Society”**
 Kenji Torizuka, AIST
- 14:30-14:50 **Electric Materials R&D in NIMS: “High Throughput Synthesis and Characterization for New Materials Discovery and its Application to Design Gate Stack Materials”**
 Toyohiro Chikyow et al., NIMS, Waseda Univ., Univ. of Tsukuba, Univ. of Tokyo
- 14:50-15:10 **FEOL R&D in NIMS: “Imaging of Leakage Sites in High-k Gate Electrode by using Electron-beam-induced Current Technique”**
 Takashi Sekiguchi et al., NIMS
- 15:10-15:30 **Coffee Break**
- 15:30-15:50 **FEOL R&D in Selete with High-k NET: “High-k/Metal-gate Technology for Advanced CMOS”**
 Yasuo Nara et al., Selete, Univ. of Tsukuba, Hiroshima Univ., NIMS, Osaka Univ., Waseda Univ.
- 15:50-16:10 **BEOL R&D in Selete: “A Multilevel Copper/Low-k Interconnect Technology”**
 Seiichi Kondo, Selete
- 16:10-16:30 **Lithography R&D in Selete: “EUV Technology; Progress and Challenges”**
 Hiroaki Oizumi, Selete
- 16:30-16:50 **MIRAI R&D in AIST and ASET: “Ultra-scaled CMOS Technology”**
 Toshihiko Kanayama, AIST
- 16:50-17:10 **MIRAI R&D in Selete: “Nano Silicon Integration”**
 Tohru Mogami, Selete
- 17:10 **Closing Remarks**

定員：100名 (但し、定員になり次第締め切りとさせていただきます)
 参加申込方法：9月23日(火) 当日、会場にてお申込下さい。
 ※Prof. Simon Sze 特別講演、テクニカルセミナーは英語で行われます。

■ウェルカムレセプション

日時：2008年9月23日(火) 18:50-20:30
 会場：1F 多目的ホール
 参加費：無料 (コンファレンス、又はショートコースに申込の方)
 ※但し、上記以外の方は 2,000円
 参加申込方法：コンファレンス、ショートコースに申込の方は会場前にてコンファレンス、ショートコースの参加証をご提示下さい。
 レセプションのみに参加の方は、当日、会場前にてお申込下さい。

SSDM2008 組織委員会
 委員長 柴田 直 (東京大学) 副委員長 小柳 光正 (東北大学)
 SSDM2008 論文委員会
 委員長 大野 英男 (東北大学) 副委員長 和田 一実 (東京大学) 木村 紳一郎 (日立製作所) Steve Chung (NCTU)
 SSDM2008 実行委員会
 委員長 最上 徹 (Selete) 副委員長 寒川 誠二 (東北大学)

SSDM事務局
 〒105-0003
 東京都港区西新橋1-7-2 虎ノ門高木ビル (株)インターグループ 4F
 TEL : 03-3597-1108
 FAX : 03-3597-1097
 URL : <http://www.ssdm.jp>
 Email : ssdm_secretariat@intergroup.co.jp

Web Site : <http://www.ssdm.jp>

